

概述

CL183X 集成了高电压功率 MOSFET 与专用电流模式 PWM 控制器，是一款更高集成度的 PWM 反激式控制器。它提供了几个功能来提高效率，轻载时，专有的绿色模式功能提供了逐渐降频的模式。空载时，它还内置突发模式和几个参数，以完全关闭 PWM 输出，最大限度地减少外部功率管的开关损耗。CL183X 还内置了电流检测和反馈回路的前沿消隐 (LEB)，以屏蔽输入信号的尖峰噪声。内置的斜坡补偿使系统在通用输入电压范围内提供稳定的功率限制。锯齿波频率功能用于 EMI 改进解决方案。CL183X 还提供 OLP (过负载保护)，VDD OVP (过压保护) 等各种保护功能，以防止电路在异常状态下损坏。

特性

- ◆ 具有出色 ESD 保护的高压 CMOS 工艺
- ◆ 软启动
- ◆ 超低启动电流
- ◆ 电流模式控制
- ◆ 内置斜坡和负载调节补偿
- ◆ CS 引脚上的 LEB (前沿消隐)
- ◆ 非可听噪音绿色模式控制
- ◆ 欠压锁定 (UVLO)
- ◆ VDD OVP (过压保护)
- ◆ 过载保护功能 (OLP)
- ◆ 光电耦合器短路保护
- ◆ 反馈开路保护
- ◆ 高抗扰度
- ◆ 符合 RoHS 和无卤素

应用范围

- ◆ AC / DC 适配器和电池充电器
- ◆ ATX 待机电源
- ◆ 开放式开关电源和 CD(R)
- ◆ 机顶盒 (STB) 替代 384X

保护选项

- ◆ 频率: 65KHz
- ◆ VDD OVP: 打嗝
- ◆ OLP: 打嗝, 65ms 后保护
- ◆ CS 开路: 打嗝

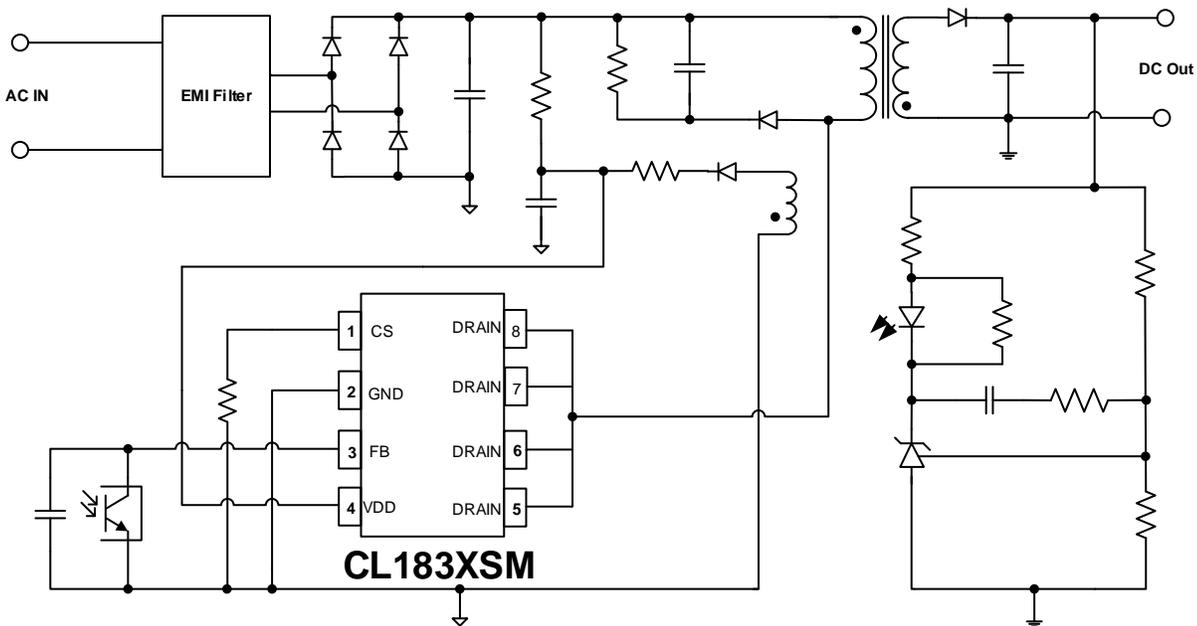
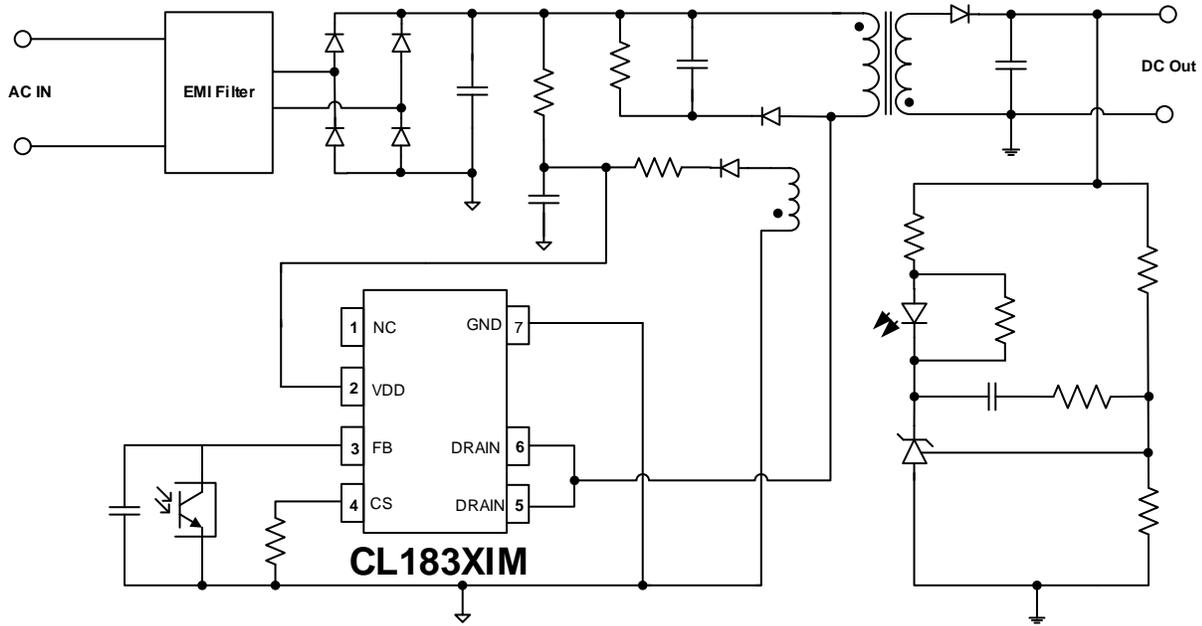
CL183XSM 采用 SOP8 封装

CL183XIM 采用 DIP-7 封装

推荐工作范围

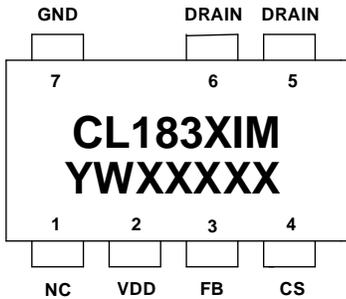
符号	参数范围	单位	备注
VDD	9.5~30	V	
启动电阻阻值	1~14	MΩ	
工作环境温度	-40~85	°C	
Pout (CL1832IM)	~12	W	Vin 范围: 90Vac~264Vac
Pout (CL1834IM)	~18	W	
Pout (CL1835IM)	~24	W	
Pout (CL1832SM)	~12	W	
Pout (CL1833SM)	~18	W	

典型应用



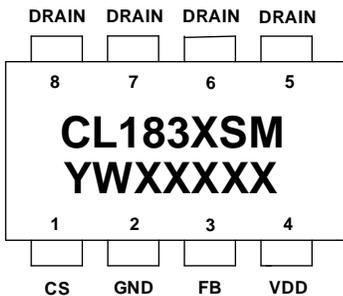
打标说明及管脚分布

DIP7



管脚图	丝印字符	丝印字符说明
左示意图	CL183XIM	CL183X代表芯片型号, I代表DIP7封装, M代表65KHz的工作频率
	Y	年号
	W	周号
	XXXX	生产批号

SOP8



管脚图	丝印字符	丝印字符说明
左示意图	CL183XSM	CL183X代表芯片型号, S代表SOP8封装, M代表65KHz的工作频率
	Y	年号
	W	周号
	XXXX	生产批号

管脚描述

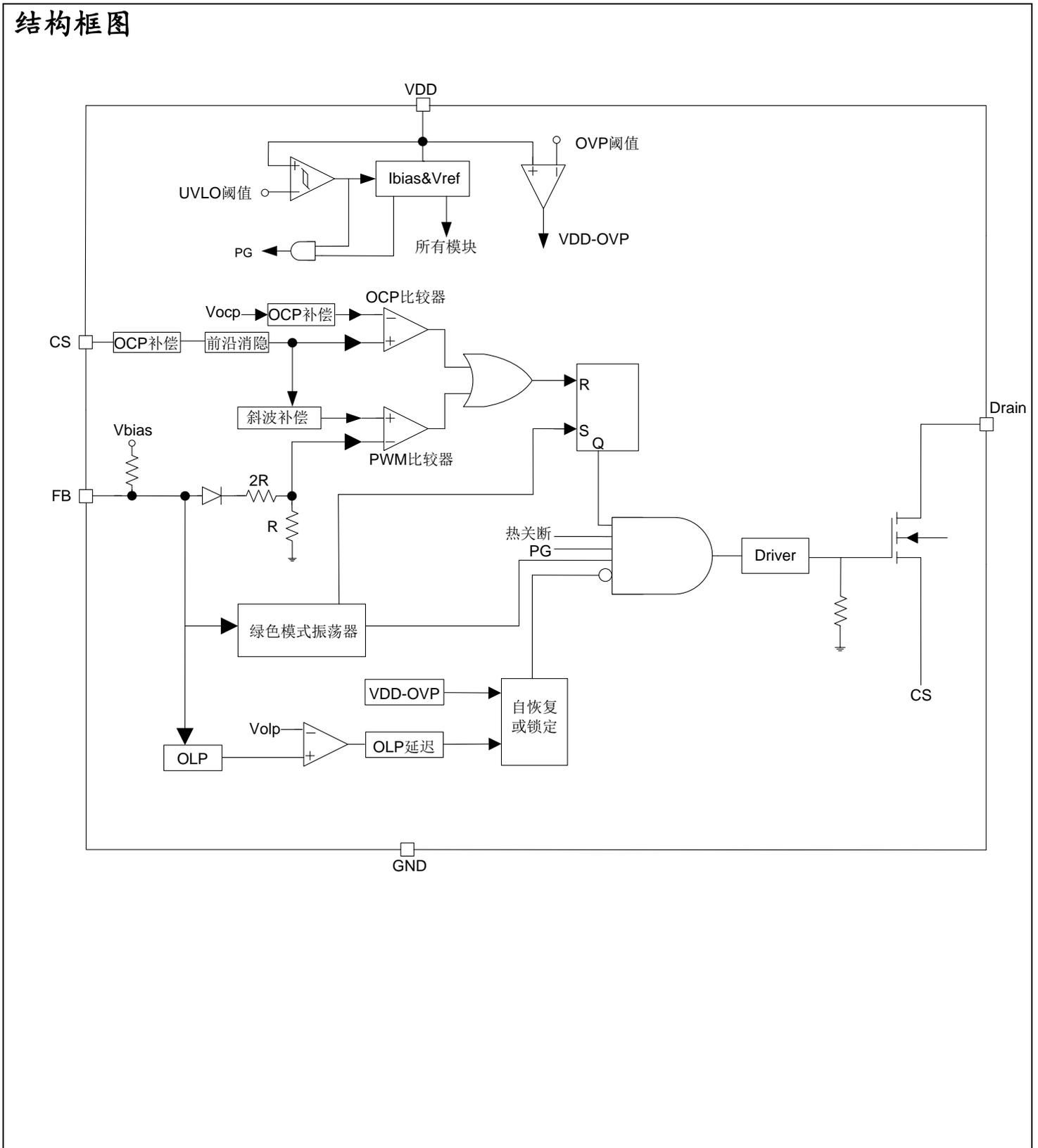
DIP7

管脚序号	管脚名	描述
1	NC	悬空端
2	VDD	电源端
3	FB	反馈信号输入端。PWM占空比由此脚电平和CS输入信号决定
4	CS	电流检测输入端。连接到MOS管电流检测电阻结点
5/6	DRAIN	高压MOSFET的漏级。DRAIN脚与变压器的初级相连
7	GND	接地端

SOP8

管脚序号	管脚名	描述
1	CS	电流检测输入端。连接到MOS管电流检测电阻结点
2	GND	接地端
3	FB	反馈信号输入端。PWM占空比由此脚电平和CS输入信号决定
4	VDD	电源端
5/6/7/8	DRAIN	高压MOSFET的漏级。DRAIN脚与变压器的初级相连

结构框图



最大额定值 (注)

参数	范围
电源电压	-0.3 V to 30 V
FB,CS输入电压	-0.3 V to 7 V
Drain脚电压 (关闭状态)	-0.3 V to BV_{DSS}
最小/最大存储温度 T_{stg}	-55 °C to 150 °C
最小/最大工作结温度 T_J	-40 °C to 150 °C
工作温度	-25 °C to 85 °C
结到环境的热阻	80 °C/W
结到外壳的热阻	20 °C/W
结到顶部的热阻	35 °C/W
环温85°C时的功耗	1.5W
焊接温度(焊锡, 10secs)	260 °C
ESD (人体模式)	3KV
ESD (机器模式)	300V

注：超出“最大额定值”可能损毁器件。推荐工作范围内器件可以工作，但不保证其特性。长时间运行在最大额定条件下可能会影响器件的可靠性。

电气特性

(无特殊说明默认测试条件 $V_{DD}=15V$, $T_A = 25^{\circ}C$)

符号	参数	测试条件	最小值	典型值	最大值	单位
电源电压(VDD)						
I_{DD_ST}	启动电流	$V_{DD}=V_{UVLO(ON)}-0.1V$	2.5	4.5	6.5	μA
I_{DD_OP}		$FB=0V$	0.4	0.6	0.8	mA
		$FB=2.5V, CL=1nF$	1	1.6	2.5	mA
		OLP	0.4	0.5	0.6	mA
		VDD-OVP	0.4	0.6	0.8	mA
$V_{UVLO(ON)}$	进入VDD欠压锁定电压	VDD 电压下降	6.5	7.5	8.5	V
$V_{UVLO(OFF)}$	退出VDD欠压锁定电压	VDD 电压上升	19	20	21	V
V_{OVP}	VDD电压保护阈值		31	32	33	V
t_{OVP}	OVP防抖动时间	VDD扫描至没有脉冲		100		μS
反馈输入(FB)						
V_{FB_OPEN}	V_{FB} 开环电压		4.5	5	5.5	V
I_{FB_SHORT}	FB脚短路电流	短路FB与GND, 测量流出FB的电流	0.18	0.23	0.28	mA
$V_{TH_Burst_L}$	进入Burst模式阈值			1.0		V
$V_{TH_Burst_H}$	退出Burst模式阈值			1.1		V
V_{TH_green}	进入Green模式阈值			1.8		V
V_{TH_OLP}	过载保护阈值			4.2		V
t_{OLP}	过载保护延迟时间			64		ms
电流检测输入(CS)						
t_{LEB}	前沿消隐时间			400		ns
V_{CS}	CS最大参考电压			0.85		V
t_{D_OC}	检测和控制延迟	从CS达到阈值到内部驱动端停止输出的时间		100		ns
振荡器						
f_{NOM}	振荡器频率		60	65	70	kHz
f_{BURST}	Burst模式基础频率		20	23	26	kHz
Δf_{OSC}	调频范围/基频			+/-6		%
D_{max}	最大占空比			80		%
f_{DT}	频率的温度特性	温度为 $-40\sim 85^{\circ}C$		3		%
f_{DV}	频率的电压特性	$V_{DD}=11\sim 25V$		1		%
t_{ss}	软启动时间			8		ms

绿色模式PWM反激 (SSR) 控制器

功率MOSFET (CL1832IM / CL1832SM)						
BV _{DSS}	漏源击穿电压	VGS=0V; ID=250uA	650			V
R _{DS(ON)}	导通阻抗	VGS=10V; ID=1A		4.2	5	Ω
功率MOSFET (CL1833SM)						
BV _{DSS}	漏源击穿电压	VGS=0V; ID=250uA	650			V
R _{DS(ON)}	导通阻抗	VGS=10V; ID=2.5A			1.95	Ω
功率MOSFET (CL1834IM)						
BV _{DSS}	漏源击穿电压	VGS=0V; ID=250uA	650			V
R _{DS(ON)}	导通阻抗	VGS=10V; ID=2A			2.6	Ω
功率MOSFET (CL1835IM)						
BV _{DSS}	漏源击穿电压	VGS=0V; ID=250uA	650			V
R _{DS(ON)}	导通阻抗	VGS=10V; ID=2.5A			1.95	Ω

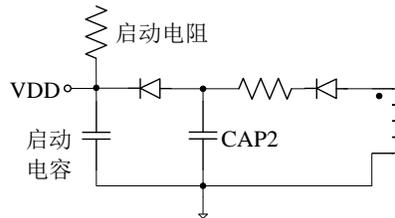
使用说明

CL183X 是一款高集成度的 PWM 反激控制器，它提供了几个功能来提高效率、EMI 改进方案，并内置完整的保护功能。同时，芯片高度集成化以减少外部元件数量和尺寸，其主要功能描述如下：

●Pin5 VDD脚

启动期间，VDD值低于UVLO阈值，因此芯片不工作，此时，电流通过启动电阻给电容充电以抬高VDD，当VDD电压上升到芯片退出UVLO模式后，芯片开始正常工作，输出栅极信号，变压器的辅助绕组这时给芯片提供工作电流。较低的启动电流(不大于6.5uA)和工作电流以及相差有12.5V之大的VDD-on和VDD-off阈值之差，意味着采用较大的启动电阻和较小的启动电容。启动电容要能够保证满载启动和空载运行时VDD不跌落重启，启动电阻越大此电阻的消耗越小，代表着更小的待机损耗，但启动时间相对应的就越长。因此启动电阻的选择是需要配合启动电容，折中慎重选取的。

当VDD电容遇到正常运行不能维持的问题时（尤其在低温条件下易出现此现象），可使用二级启动，如下图，增加CAP2以助维持正常工作。

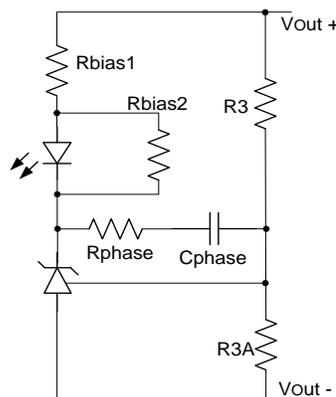


●Pin2 FB脚 电压反馈环路

CL183X采用电流模式控制，也就是说，电压反馈信号由次级侧的TL431通过光电耦合器提供给FB引脚，FB和Cs引脚的电流信号一起控制MOSFET的导通/截止。降低与光耦并联的反馈电阻的损耗可以提高轻负载效率。由于反馈电阻的电流小，分流稳压器和最小调节电流必须仔细设计，以确保其能够在低阴极电流下进行调节。反馈环路的稳定性非常重要。不稳定的反馈信号会造成输出振荡或音频噪声。我们可以通过测试输出的纹波和噪声来调整相位和增益的闭环余量。

Rbias1和Rbias2可防止重载时异常输出电压。一般来说，建议Rbias1取100~1KΩ，Rbias2取1.5~2.5KΩ；Rphase和Cphase用于RC相位补偿，同时调整芯片FB脚的电容值以防止振荡；R3和R3A的比值取决于输出电压的大小，输出电压公式为 $V_{out}=2.5V*(R_3+R_{3A})/R_{3A}$ (TL431的稳压值Vref = 2.5V)。

此外，芯片的FB脚也用于确定绿色模式电平。当VFB为0.1至0.85V时，它处于空载或轻载状态；轻载时，突发模式可有效降低开关损耗。当VFB大于1V时，芯片将离开待机模式。VFB的正常运行范围为1V-3.5V，大于3.5V为开环状态；FB脚的短路电流约为0.23mA。



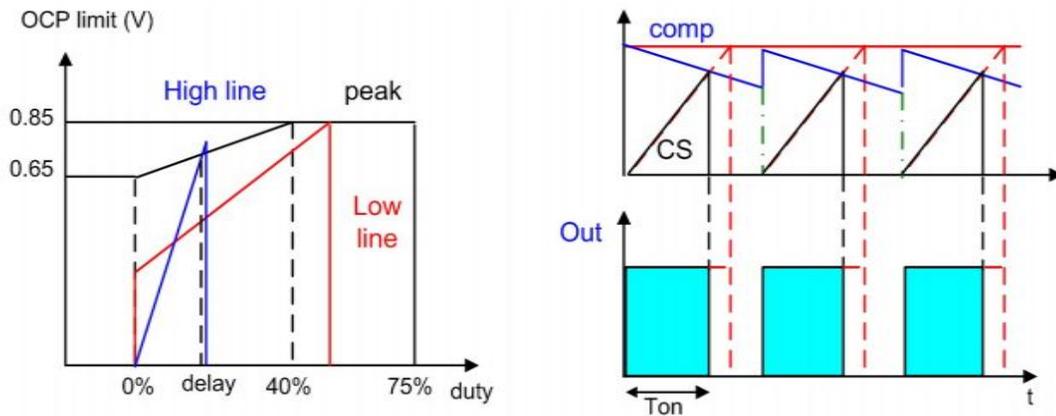
●内部驱动能力

CL183X系列IC的内部驱动能力约为450mA，可支持65W左右的功率，但具体应用功率，受内封MOSFET限制，参考推荐工作范围。此系列芯片将最大占空比限制在80%以下，以避免变压器饱和。MOSFET的阈值通常为12V，CL183X的内部驱动最大钳位电压为16V，以防止击穿MOSFET。

●Pin4 CS脚 电流检测环路

对于电流模控制应用而言，当系统占空比大于50%且工作在CCM时，存在潜在的分谐波风险，会出现稳定性问题。为了解决这个难题，内置的斜坡补偿会提高稳定性，并避免峰值电流模的次谐波振荡。CS引脚的输入端包含一个300ns的前沿消隐时间，以防止MOS导通瞬间的误触发。

低压输入时@CCM, $P_{out} = 1/2 * L_p * (I_{peak}^2 - I_{valley}^2) * f$ 。高压输入时@ DCM, $P_{out} = 1/2 * L_p * (I_{peak}^2)$ 。低压过载保护 (OLP) 小于高压，尤其是在CCM深度条件下的设计；因此需要补偿高线OCP，请参考下图。

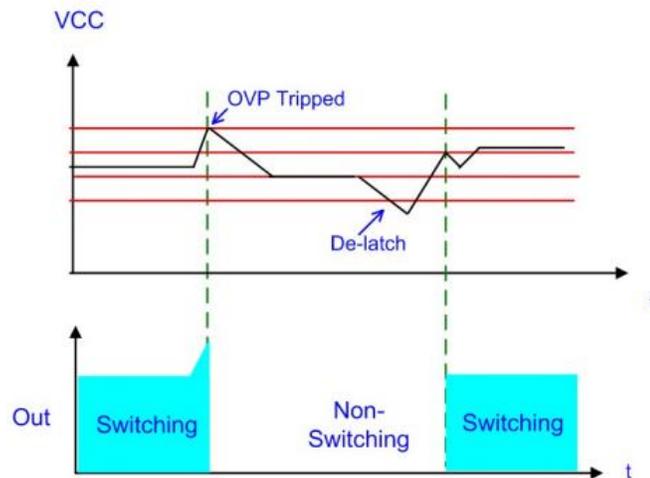


●OLP(过载保护)和SCP(短路保护)

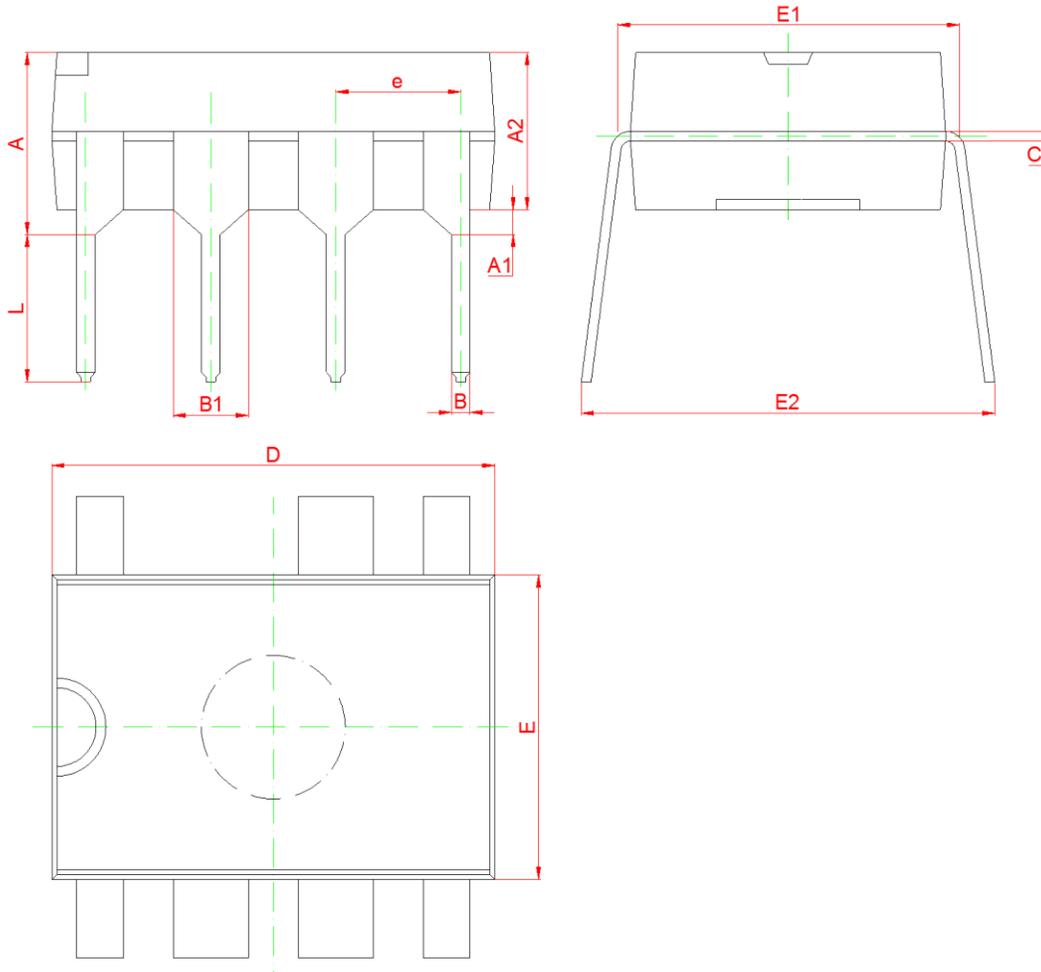
为了保护电路在过载状态，短路状态或开环状态受到损坏，CL183X集成了OLP保护功能。在异常情况下，FB脚电压 V_{FB} 被拉高，当 $V_{FB} > 4.1V$ ，经过64ms的延迟后，芯片强制关闭输出。

●VDD OVP功能

功率MOSFET的最大VGS额定值约为30V。为了防止VGS进入故障状态，CL183X在VDD引脚上集成了OVP功能。当VDD电压高于OVP阈值时，输出栅极驱动电路将同时关断，直到下一个UVLO (on) 周期。



封装说明: DIP7



Symbol	Dimensions In Millimeters		Dimensions In Inches	
	Min	Max	Min	Max
A	3.710	4.310	0.146	0.170
A1	0.510		0.020	
A2	3.200	3.600	0.126	0.142
B	0.380	0.570	0.015	0.022
B1	1.524 (BSC)		0.060 (BSC)	
C	0.204	0.360	0.008	0.014
D	9.000	9.400	0.354	0.370
E	6.200	6.600	0.244	0.260
E1	7.320	7.920	0.288	0.312
e	2.540 (BSC)		0.100 (BSC)	
L	3.000	3.600	0.118	0.142
E2	8.400	9.000	0.331	0.354

- 此处描述的信息有可能有所修改，恕不另行通知
- 智浦芯联不对由电路或图表描述引起的与的工业标准，专利或第三方权利相关的问题负有责任。应用电路图仅作为典型应用的示例用途，并不保证其对专门的大规模生产的实用性。
- 当该产品及衍生产品与瓦圣纳协议或其他国际协议冲突时，其出口可能会需相关政府的授权。
- 未经智浦芯联刊印许可的任何对此处描述信息用于其他用途的复制或拷贝都是被严厉禁止的。
- 此处描述的信息若智浦芯联无书面许可不能被用于任何与人体有关的设备，例如运动器械，医疗设备，安全系统，燃气设备，或任何安装于飞机或其他运输工具。
- 虽然智浦芯联尽力去完善产品的品质和可靠性，当半导体产品的失效和故障仍在所难免。因此采用该产品的客户必须要进行仔细的安全设计，包括冗余设计，防火设计，失效保护以防止任何次生性意外、火灾或相关损毁。